

Krzysztof ZYMMER<sup>1</sup>  
Zbigniew ZAKRZEWSKI<sup>1</sup>  
Ryszard STRZELECKI<sup>2</sup>  
Paweł SZCZEPANKOWSKI<sup>2</sup>

## **CZTEROPOZIOMOWY FALOWNIK NAPIĘCIA 6 KV „DIODE CLAMPED”. BUDOWA I STEROWANIE**

*W artykule rozpatrzono zagadnienia budowy falowników PWM dużej mocy i średniego napięcia. Opisano model laboratoryjny 4-poziomowego falownika napięcia typu „Diode Clamped”, przeznaczony do weryfikacji eksperymentalnej rozwiązań „software” i „hardware” takiego pierwszego polskiego prototypu 6kV/1MVA. Przedstawiono algorytm SVPWM zaimplementowany w układzie DSP. Zamieszczono wybrane wyniki eksperymentalne badań modelu oraz omówiono stan realizacji prototypu*

### **1 WPROWADZENIE**

Obserwowany od przeszło 30 lat rozwój układów energoelektronicznych z łącznikami wyłączalnymi, wszedł w ostatnich ok. 15 latach w fazę coraz liczniejszych aplikacji nowoczesnych przekształtników PWM dużej mocy i średniego napięcia [1, 2]. Podobnie jest i w Polsce, choć w mniejszej skali i z opóźnieniem. Liczba instalowanych w kraju przekształtników dużej mocy szybko jednak wzrasta. Stocznie wdrożyły pierwsze elektryczne napędy główne statków. Trwają prace nad wprowadzeniem na statkach systemu energetycznego średniego napięcia. Modernizuje się zasilanie portów, trakcję i pojazdy szynowe, przemysł ciężki i górnictwo. Energetyka zawodowa stoi przed zadaniem poprawy sieci dystrybucyjnej, przy wzrastającym udziale źródeł rozproszonych, w tym głównie wiatrowych, oraz wysokich wymogach jakościowych energii elektrycznej. Powyższe świadczy o potrzebie prowadzenia intensywnych krajowych prac badawczo-rozwojowych w obszarze nowoczesnych przekształtników dużej mocy i średniego napięcia, i przede wszystkim falowników PWM.

Aktualnym trendem w obszarze falowników PWM dużej mocy jest coraz powszechniejsze zastosowanie układów wielopoziomowych średniego napięcia o wyjściu beztransfornatorowym [3, 4, 5]. Dąży się przy tym zarówno do uzyskania napięcia o małej zawartości wyższych harmonicznych, jak i do minimalizacji liczby elementów

---

<sup>1</sup> Instytut Elektrotechniki, ul. Pożaryskiego 28, 04-703 Warszawa, e-mail: [npn@iel.waw.pl](mailto:npn@iel.waw.pl)

<sup>2</sup> Akademia Morska w Gdyni, Katedra Automatyki Okrętowej, ul Morska, tel.0-58-6901204, e-mail [rstrzele@am.gdynia.pl](mailto:rstrzele@am.gdynia.pl)

mocy. Realizacji i zastosowaniu nowych układów o nowych topologiach towarzyszą równocześnie prace nad stworzeniem wydajnych technik modulacji, prowadzących do minimalizacji strat komutacyjnych lub/i do zmniejszenia elementów reaktancyjnych w obwodzie pośredniczącym [6, 7]. Nie mniej jednak, w przypadku dużych i bardzo dużych mocy, decydującym kryterium wyboru przekształtnika jest koszt elementów, niezawodność i potencjalny obszar zastosowań [2, 8, 9].

Celem niniejszego artykułu jest omówienie rozwiązań, przyjętych w pierwszym polskim prototypie 4-poziomowego falownika napięcia 6kV/1MVA typu „Diode Clamped” (z diodami poziomującymi). Ten cel jest realizowany przez: a) ocenę zasadności rozwiązania (wybór topologii układu, łączników półprzewodnikowych, sposobu chłodzenia), b) omówienie stanowiska badawczego przeznaczonego do weryfikacji eksperymentalnej algorytmów sterowania, implementowanych w sterowniku DSP na bazie procesora ADSP21363, c) opis algorytmu SVPWM (Space Vector PWM) realizowanego przez sterownik, d) przedstawienie wybranych wyników badań modelu laboratoryjnego małej mocy (5kVA) oraz konstrukcji prototypu.

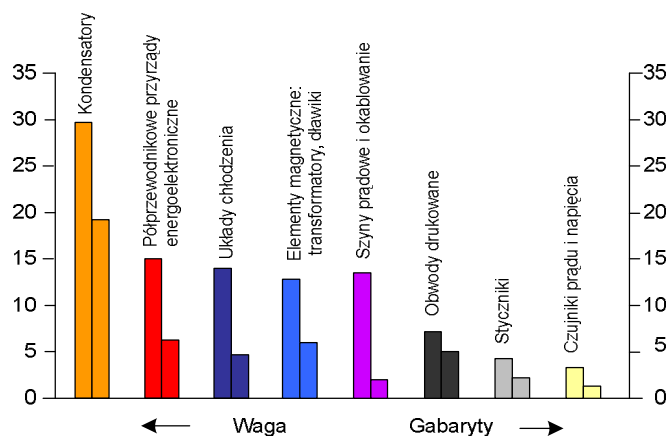
## 2 WYBÓR ROZWIĄZANIA

W tabeli 1 zestawiono dostępne, wyłączalne przyrządy energoelektroniczne dużej mocy i wysokiego napięcia, oferowane przez najważniejszych producentów (2007 rok). Ze względu na przewidywaną moc prototypu, wybór przyrządu ograniczono do tranzystorów IGBT. Spośród nich najwyższym powtarzalnym napięciem szczytowym 6,5 kV i innymi podobnymi parametrami cechują się tranzystory oferowane przez firmy ABB, POWEREX oraz INFINEON. Docelowo, do falownika 6kV/1MVA wybrano tranzystory FZ200R65KF1 (6500V, 200A). Ten wybór uwzględnił możliwość zastosowania dopasowanych i rozpoznanych wcześniej „driver’ów” firmy CONCEPT wraz z odpowiednimi zasilaczami.

Tabela 1. Komercyjne przyrządy energoelektroniczne dużej mocy.

Firma Przyrząd	POWEREX	ABB	INFINEON	WESTCODE	MITSUBISHI
GTO	FGC6000AU-120D (6000 V, 6000 A)	-----	-----	G3000TC600 (6000V, 3000 A)	FG6000AU-120D (6000V, 6000A)
GCT & IGCT	FGC800B-130DS (6500 V, 800 A) FGC6000AX-120DS (6000 V, 6000 A)	5SHY 30L6010 (6000V, 3000 A) 5SHZ 08F6000 (6000 V, 800 A)	-----	-----	GCU15CA-130 (6500V, 1500A) GCU35AC-120 (6000V, 3500A)
IGBT	CM600HG-130H (6500V, 600A)	5SNA0600G65010 0 (6500 V, 600 A)	FZ 600 R 65KF1 (6500 V, 600 A)	T0900TA52E (5200V, 1800A)	CM900HB-90H (4500 V, 900 A)

Ponieważ dopuszczalne napięcie stałe przyrządu FZ200R65KF1 wynosi tylko  $U_{DC} \leq 3600$  V, to do realizacji falownika 6 kV muszą być stosowane układy co najmniej 4-poziomowe. Istnieje wiele takich układów, różniących się jednakże zarówno funkcjonalnie jak i konstrukcyjnie. Spośród nich, z uwzględnieniem typowego procentowego udziału komponentów w gabarytach i masie przekształtnika (rys.1), do końcowej oceny zostały wyselekcjonowane dwa układy przekształtników przedstawione na rysunku 2. W obydwu układach jest stosowany nietypowy 12-pulsowy prostownik diodowy [10].



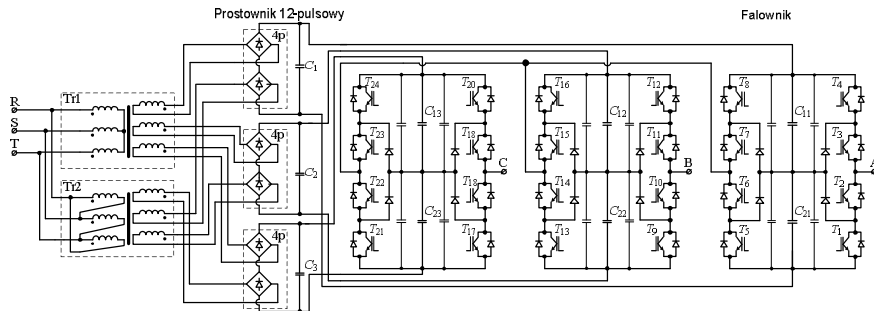
Rys.1. Typowy udział komponentów energoelektronicznych w gabarytach i wadze przekształtników energoelektronicznych

Cechami szczególnymi przekształtnika z falownikiem NPC/IHB (Neutral Point Clamped/Isolated High Bridge), przedstawionego na rysunku 2a, są możliwości konstrukcji na podstawie typowych modułów NPC oraz kształtowania 5-poziomowego napięcia wyjściowego. Realizacja falownika NPC/IHB, w porównaniu z falownikiem Diode Clamped (rys.2b), wymaga jednak 8 tranzystorów więcej. Istotne jest również i to, że zasilanie poszczególnych modułów NPC/IHB muszą być separowane galwanicznie. Ponadto, w przypadku zastosowania falownika NPC/IHB jako układu D-STATCOM (brak źródła zewnętrznego) należy zwiększyć pojemności kondensatorów w obwodach napięcia stałego. Dlatego, ostatecznie, podjęto się realizacji przekształtnika z falownikiem 4-poziomowym Diode Clamped (rys.2b), mimo, że ten falownik cechuje „wrodzona” niestabilność napięć na kondensatorach w obwodzie napięcia stałego.

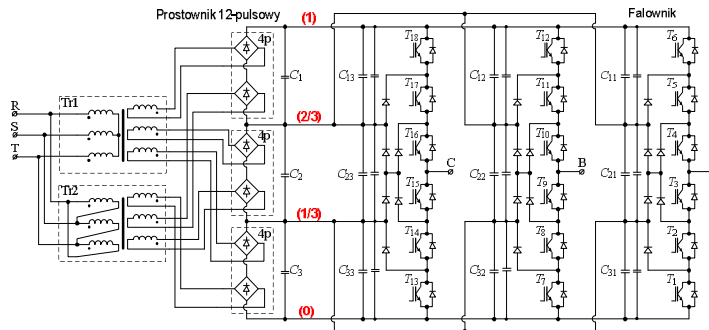
W celu stabilizacji napięcia na kondensatorach falownika Diode Clamped stosuje się różne zabiegi. W niektórych aplikacjach dobre rezultaty można osiągnąć z uwzględnieniem tzw. wektorów redundancyjnych. Niestety, w pełnym zakresie zmian napięcia wyjściowego jest to możliwe tylko dla obciążeń czysto reaktancyjnych [6], np. w układach D-STATCOM. Najbardziej uniwersalne są układy stabilizacji aktywnej. W aplikacjach napędowych najczęściej jednak stosuje się prostowniki wielopulsowe, umożliwiające niezależne zasilanie kondensatorów. W tym przypadku, wektory redundancyjne pozwalają wyrównywać obciążenia uzwojeń transformatora. Takie rozwiązanie zostało też przyjęte na stanowisku laboratoryjnym i w prototypie. Dodatkowo

uwzględniono również możliwość przejścia do trybu kształtowania quasi-dwupoziomowego [11].

a)



b)

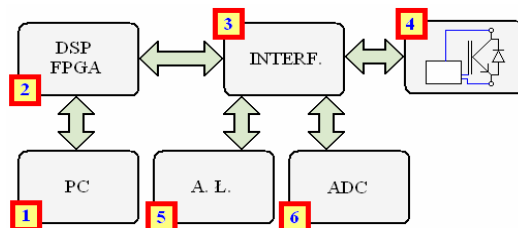


Rys.2. Rozpatrywane układy przekształtników 6 kV/1MVA z falownikami: a) 5-poziomowym NPC/IHB; b) 4-poziomowym Diode Clamped

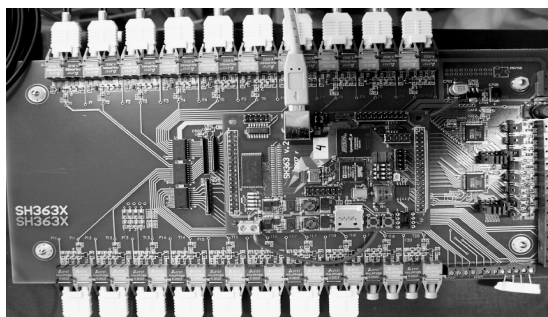
### 3 OPIS STANOWISKA LABORATORYJNEGO

Stanowisko laboratoryjne składa się z sześciu podstawowych bloków funkcjonalnych (rys.3). Blok {1} stanowi komputer PC z oprogramowaniem VisualDSP++ (środowisko projektowe dla procesora ADSP21363 firmy Analog Devices) i Quartus (środowisko projektowe dla układu CYCLONE 2 firmy Altera), oraz z konsolą operatora. Z poziomu konsoli są zadawane takie parametry falownika, jak: częstotliwość nośna SVPWM, częstotliwość napięcia wyjściowego, współczynnik głębokości modulacji, czas martwy, czas potwierdzenia załączenia tranzystora, prędkość narastania amplitudy podstawowej harmonicznego napięcia wyjściowego. Oprócz tego, do głównych zadań konsoli należą: rejestracja i wizualizacja wybranych zmiennych procesora, realizacja funkcji programowania i kasowania wybranych pamięci, diagnostyki i raportowania zdarzeń w formie pliku tekstowego. Transmisja danych między PC a sterownikiem mikroprocesorowym – blokiem {2} odbywa się przez separowane złącze USB z prędkością 1Mb/s. Sterownik mikroprocesorowy DSP SH363 został zaprojektowany i wykonany w firmie „MMB Drives”. Jego główne elementy to: zmiennoprzecinkowy procesor 32-bitowy pracujący z częstotliwością 333MHz oraz nowoczesny cyfrowy układ

programowalny typu FPGA, w którym osadzona jest globalna struktura cyfrowa. Sterownik jest mocowany na karcie interfejsów (rys.4) – blok {3}, na której znajduje się również 20 dwukierunkowych, separowanych optycznie kanałów transmisyjnych, głównie do komunikacji z „driver’ami” tranzystorów IGBT falownika. Linie cyfrowe między sterownikiem DSP SH363 a płytą interfejsów zbuforowano układami serii HCT oraz LVX.



Rys.3. Schemat blokowy stanowiska laboratoryjnego



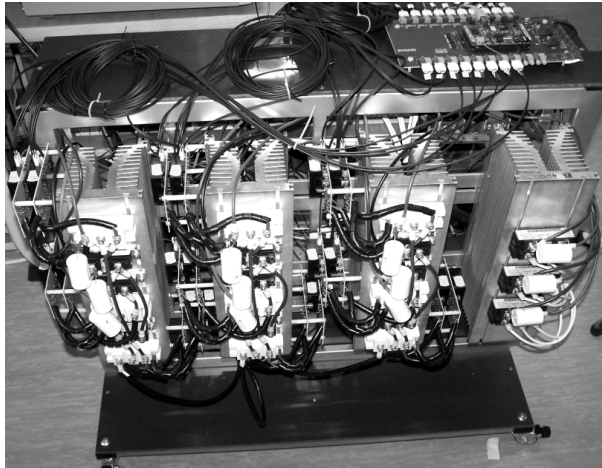
Rys.4. Widok opracowanej karty interfejsów

Blok {4} obejmuje model laboratoryjny przekształtnika, zrealizowany zgodnie ze schematem przedstawionym na rysunku 3b. Ten blok zawiera także „driver’y” tranzystorów IGBT - zintegrowane układy IGD515 firmy CONCEPT, z własną izolowaną przetwornicą napięcia i kompletnym interfejsem światłowodowym. Sygnał FAULT tych driverów potwierdza załączenie tranzystora, co znaczenie upraszcza diagnostykę falownika.

Na rysunku 5 zamieszczono widok konstrukcji modelu przekształtnika 1,2kV/20kVA. Każda gałąź falownika została rozmieszczona na oddzielnym radiatorze, przy czym na gałąź składają się trzy moduły tranzystorowe BSM50GB120DN2 i trzy moduły diodowe DD46S12K. Trzy prostowniki znajdują się na radiatorze dodatkowym. Konstrukcja umożliwia przesuwanie zarówno samego radiatora, jak i komponentów wzdłuż radiatora, co ułatwiło pewne modyfikacje układu w fazie badań laboratoryjnych. Pojemności kondensatorów głównych wynoszą 1000uF, a kondensatorów odprężających 1uF.

Kompletne stanowisko laboratoryjne (rys.3) obejmuje również: aparaturę łączeniowo-zabezpieczającą – blok {5} oraz blok pomiarowy {6}. Głównym zadaniem aparatury łączeniowej jest wstępne ładowanie kondensatorów w obwodzie pośredniczącym

falownika. Dodatkowo, w skład bloku {5} wchodzi elementy ochrony przed zwarciami oraz złącza umożliwiające szybką zmianę konfiguracji obwodu pośredniczącego. Natomiast, na blok {6} składają się: przetworniki LEM prądu i napięcia, transoptory HCPL7800 oraz dwa 4-kanałowe, 14-bitowe przetworniki AD7865. Te przetworniki pozwalają, między innymi, na szybką rekonfigurację zakresu pomiarowego z  $\pm 5V$  na  $\pm 10V$ .



Rys.5. Widok konstrukcji modelu laboratoryjnego falownika

#### 4 ALGORYTM SVPWM

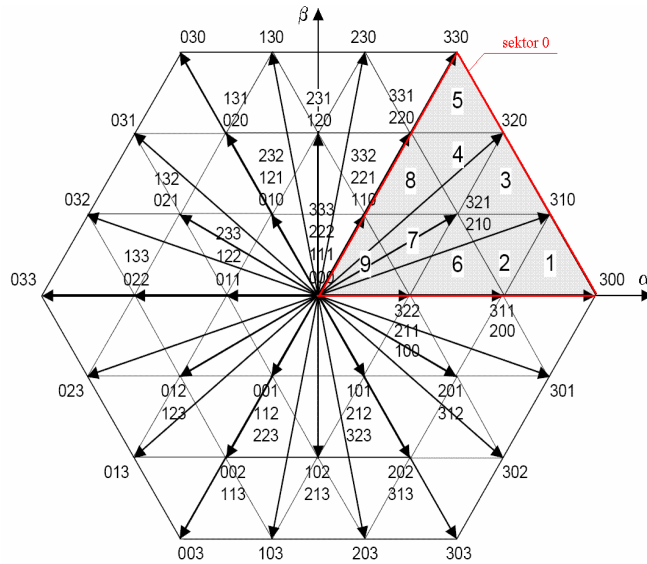
Stanom łączników falownika m-poziomowego, tak samo jak w przypadku układu 2-poziomowego, przyporządkowuje się wektory przestrzenne napięcia wyjściowego w układzie współrzędnych  $\alpha$ - $\beta$  [12]. Tak samo też płaszczyznę wektora przestrzennego można podzielić na 6 sektorów. Jednakże, w falowniku m-poziomowym w każdym sektorze można jeszcze wyróżnić dodatkowe regiony trójkątne między trzema najbliższymi położeniami wektora przestrzennego. Przykładem są chociażby wszystkie wektory przestrzenne falownika 4-poziomowego, przedstawione na rysunku 6.

Na rysunku 7 przedstawiono jeden sektor płaszczyzny wektora przestrzennego falownika m-poziomowego, wraz z podziałem na równoboczne regiony o boku  $a$ . Zwróćmy uwagę na fakt, że wektor napięcia zadanego  $V$  w całym sektorze można zawsze przedstawić za pomocą kombinacji liniowej wektorów jednostkowych  $i$  oraz  $j$ . Kierunek tych wektorów wyznacza granicę sektora, a ich długość  $a$  zależy od liczby poziomów. Współrzędne  $[\alpha, \beta]$  wektora  $V$  są przy tym powiązane z wektorami jednostkowymi zależnością:

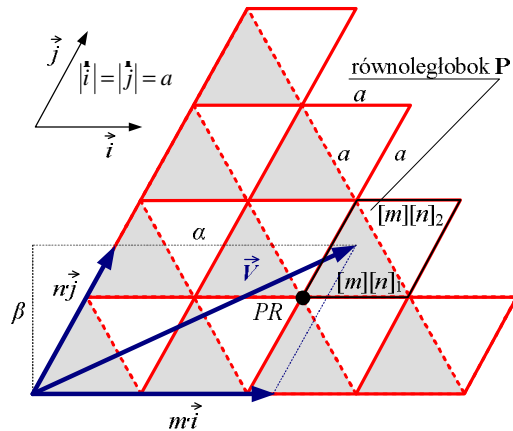
$$\vec{V} = [a, b] = m \cdot \vec{i} + n \cdot \vec{j} \quad (1)$$

gdzie:

$$m = a/a - b/(a\sqrt{3}); \quad n = 2 \cdot b/(a\sqrt{3}) \quad (2)$$



Rys.6. Wektory przestrzenne 4-poziomowego falownika DCI



Rys.7. Pojedynczy sektor dla falownika m-poziomowego

Zauważmy też, że wartości całkowite liczb  $m$  oraz  $n$  (2) określają początek równoległoboku  $P$  (punkt  $PR$  na rysunku 7), w którym aktualnie znajduje się wektor  $V$ . Z kolei, przynależność wektora  $V$  do jednego z dwóch regionów równoległoboku  $P$ , można zbadać za pomocą sumy:

$$D = [m - \text{int}(m)] + [n - \text{int}(n)] \quad (3)$$

Jeśli wartość  $D \leq 1$ , to wektor  $V$  przynależy do regionu z indeksem  $[m][n]_1$ , w przeciwnym przypadku do regionu z indeksem  $[m][n]_2$  (rys.7). Synteza zadanego wektora  $V$  w okresie impulsowania polega więc na przełączaniu stanów łączników wyznaczonych

wybrany regionem, według określonej strategii SVPWM. Oprócz wyboru konieczne jest oczywiście ustalenie czasów trwania stanów łączników.

Zgodnie z rysunkiem 8 wektor zadany  $V$ , w zależności od wybranego regionu (lokalizacji w równoległoboku  $P$ ), może być wyrażony jako suma wektorowa:

- w przypadku położenia wektora  $V$  jak na rysunku 8.a ( $D > 1$ )

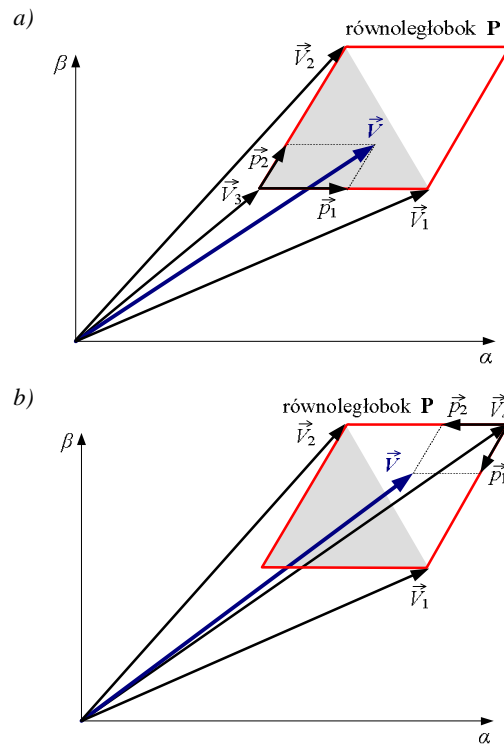
$$\vec{V} = d_1 \left( \frac{\vec{V}_2 - \vec{V}_3}{p_1} \right) + d_2 \left( \frac{\vec{V}_2 - \vec{V}_3}{p_2} \right) + \vec{V}_3 = d_1 \vec{V}_1 + d_2 \vec{V}_2 + (1 - d_1 - d_2) \vec{V}_3 \quad (4)$$

- w przypadku położenia wektora  $V$  jak na rysunku 8.b ( $D \leq 1$ )

$$\vec{V} = d_1 \left( \frac{\vec{V}_2 - \vec{V}_3}{p_1} \right) + d_2 \left( \frac{\vec{V}_2 - \vec{V}_3}{p_2} \right) + \vec{V}_4 = d_1 \vec{V}_1 + d_2 \vec{V}_2 + (1 - d_1 - d_2) \vec{V}_4 \quad (5)$$

gdzie:  $d_1$  oraz  $d_2$  – względne długości (czasy trwania) wektorów aktywnych  $V_1$  oraz  $V_2$ .

Czasy trwania wektorów zerowych  $V_3$  lub  $V_4$  wynikają przy tym z różnicy okresu impulsowania i czasów trwania wektorów aktywnych.



Rys.8. Możliwe lokalizacje wektora  $V$  w równoległoboku  $P$

Rozpatrzmy sektor 0 oraz jego 9 regionów, pokazanych na rysunku 6. Wszystkie położenia wektora przestrzennego (stan łączników falownika) kodujemy za pomocą trzech cyfr. Kolejność cyfr określa ich przyporządkowanie do faz wyjściowych falow-

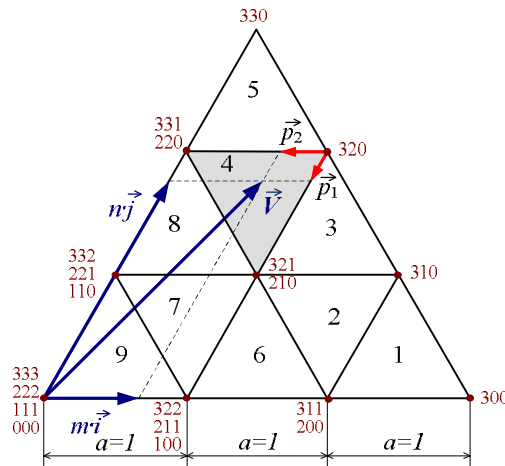


nika: cyfra pierwsza dotyczy fazy A, cyfra druga – fazy B, a cyfra trzecia – fazy C. Cyfry przyjmują wartości całkowite od 0 do 3, określające punkt obwodu pośredniczącego połączony z fazą wyjściową falownika (rys.2b). Na przykład, kod „203” oznacza, że faza A jest połączona z dzielnikiem pojemnościowym w punkcie (2/3), faza B w punkcie (0), a faza C w punkcie (1). Łatwo jest też wykazać, że maksymalna amplituda wyjściowego napięcia fazowego, odniesiona do napięcia zasilania, wynosi  $\sqrt{3}/3$  (w zakresie liniowym modulatora SVPWM). Dla tej amplitudy maksymalny znormalizowany współczynnik głębokości modulacji jest równy  $3 \cdot \sqrt{3}/2$ .

Rysunek 9 przedstawia sytuację, gdy zadany wektor  $V$  znajduje się w regionie 4 sektora 0. W tym regionie wektorami aktywnymi są:  $V_1=V_{321}=V_{210}$  oraz  $V_2=V_{331}=V_{220}$  (patrz rysunek 8a). Ich względne długości - współczynniki wypełnienia  $d_1$  oraz  $d_2$ , wyznaczone na podstawie prostych zależności geometrycznych, wynoszą:

$$d_1 = 2 - n; \quad d_2 = 1 - m \quad (6)$$

W analogiczny sposób wyznacza się także współczynniki wypełnienia wektorów aktywnych w innych regionach. Zestawienie wszystkich współczynników wypełnienia dla sektora 0 zamieszczono w tabelicy 2. Przejście wektora  $V$  z sektora 0 do innego jest przy tym bardzo proste. Wystarczy odpowiednia zmiana kodowania stanów łączników lub przeliczenie współrzędnych  $[\alpha, \beta]$  wektora zadanego z uwzględnieniem przesunięcia o kąt  $60^\circ$ .



Rys.9. Przykład położenia wektora napięcia  $V$  w regionie 4

## 5 BADANIA MODELU WSTĘPEM DO KONSTRUKCJI PROTOTYPU

Przedstawione na rysunku 10 i rysunku 11 oscylogramy otrzymano w początkowej fazie badań eksperymentalnych modelu laboratoryjnego, prowadzonych w AM w Gdyni. Ich celem zasadniczym było: a) zweryfikowanie rozwiązania konstrukcyjnego modelu przekształtnika z falownikiem 4-poziomowym Diode Clamped, b) zweryfikowanie

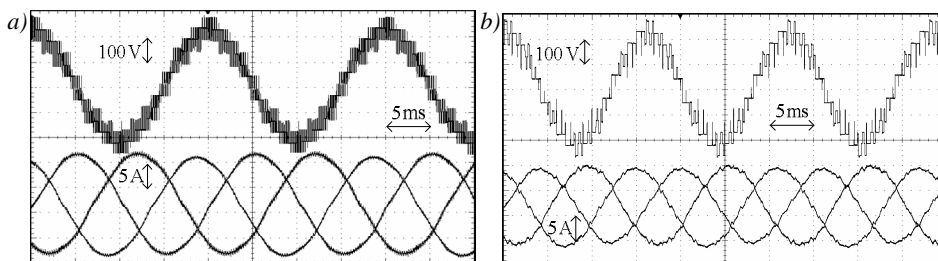
„hardware” oraz „software”, zastosowanych w sterowniku DSP i własnej karcie interfejsów, b) sprawdzenie i ewentualna modyfikacja algorytmu SVPWM zaimplementowanego w sterowniku DSP, w tym zabezpieczeń programowych. Szczególną uwagę udzielono przy tym działaniu falownika w warunkach względnie niskiej częstotliwości nośnej SVPWM, przewidywanej w prototypie ze względu na przyjęty sposób chłodzenia (wymuszone powietrzne).

Tablica 2. Współczynniki wypełnienia w regionach 1-9 (rys.9)

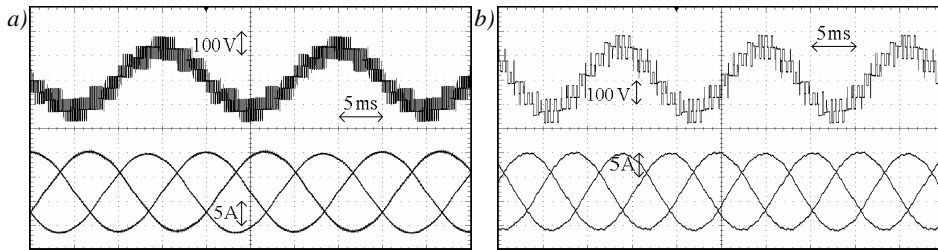
Reg.	Współczynniki wypełnienia		
1	$d_{200/311}=3-m-n$	$d_{310}=n$	$d_{300}=m-2$
2	$d_{200/311}=1-n$	$d_{210/321}=2-m$	$d_{310}=m+n-2$
3	$d_{210/321}=3-m-n$	$d_{310}=m-1$ ;	$d_{320}=n-1$
4	$d_{210/321}=2-n$	$d_{220/331}=1-m$	$d_{320}=m+n-2$
5	$d_{220/331}=3-m-n$	$d_{330}=n-2$	$d_{320}=m$
6	$d_{100/211/322}=2-m-n$	$d_{200/311}=m-1$	$d_{200/321}=n$
7	$d_{110/221/332}=1-m$	$d_{100/211/322}=1-n$	$d_{210/321}=m+n-1$
8	$d_{110/221/332}=2-m-n$	$d_{210/321}=m$	$d_{220/331}=n-1$
9	$d_{000/111/222/333}=1-m-n$	$d_{100/211/322}=m$	$d_{110/221/332}=n$

## 6 BADANIA MODELU WSTĘPEM DO KONSTRUKCJI PROTOTYPU

Przedstawione na rysunku 10 i rysunku 11 oscylogramy otrzymano w początkowej fazie badań eksperymentalnych modelu laboratoryjnego, prowadzonych w AM w Gdyni. Ich celem zasadniczym było: a) zweryfikowanie rozwiązania konstrukcyjnego modelu przekształtnika z falownikiem 4-poziomowym Diode Clamped, b) zweryfikowanie „hardware” oraz „software”, zastosowanych w sterowniku DSP i własnej karcie interfejsów, b) sprawdzenie i ewentualna modyfikacja algorytmu SVPWM zaimplementowanego w sterowniku DSP, w tym zabezpieczeń programowych. Szczególną uwagę udzielono przy tym działaniu falownika w warunkach względnie niskiej częstotliwości nośnej SVPWM, przewidywanej w prototypie ze względu na przyjęty sposób chłodzenia (wymuszone powietrzne).



Rys.10 Prądy obciążenia  $i_a$ ,  $i_b$ ,  $i_c$  oraz wyjściowe napięcie fazowe  $u_a$  w przypadku współczynnika modulacji  $m_a=2,59$  dla częstotliwości nośnej SVPWM: a)  $f_c=4$  kHz, b)  $f_c=800$  Hz

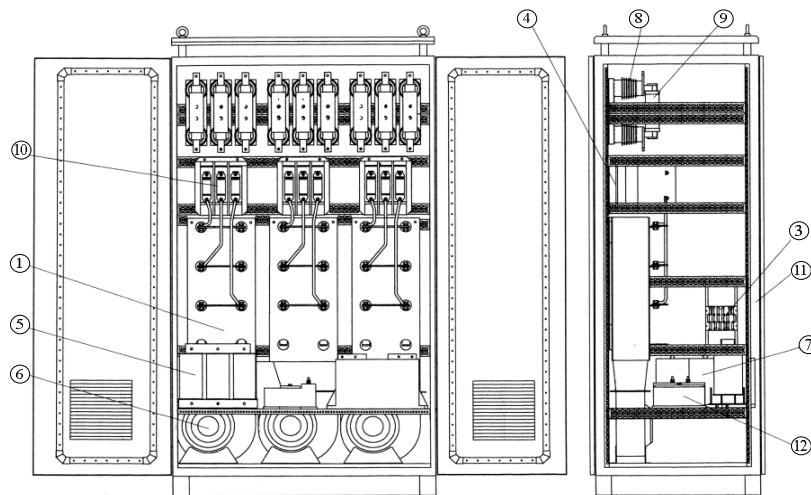


Rys.11. Prądy obciążenia  $i_a$ ,  $i_b$ ,  $i_c$  oraz wyjściowe napięcie fazowe  $u_a$  w przypadku współczynnika modulacji  $m_a=1,59$  dla częstotliwości nośnej SVPWM: a)  $f_c=4$  kHz, b)  $f_c=800$  Hz

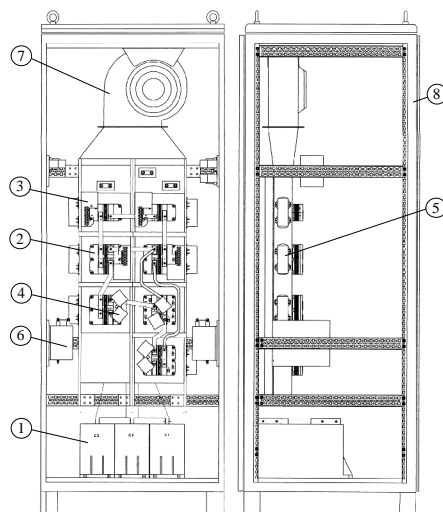
Wyniki badań eksperymentalnych modelu potwierdziły poprawność zastosowanego algorytmu SVPWM z drobnymi modyfikacjami. W większości potwierdziły się również inne zakładane rozwiązania, co pozwoliło przystąpić do realizacji prototypu 6kV/1MVA zgodnie ze schematem przedstawionym na rysunku 2b. Stan aktualny zabudowy wewnętrznej prototypu pokazano na rysunku 12. Prostownik oraz każda gałąź falownika umieszczone są w standardowych szafach, zawierających również odpowiednią aparaturę łączeniową oraz zabezpieczeniową [13]. Ich konstrukcję przedstawiają rysunki 13 i 14. W odróżnieniu od przewidywanego rozwiązania i ze względu na możliwość sprzężeń pojemnościowych, zastosowano dodatkowe izolowane zasilacze „driver’ów”. Sterownik DSP, czujniki pomiarowe LEM oraz panel LCD są rozmieszczone w środkowej szafie falownika. Konstrukcja prototypu jest przygotowana do badań eksperymentalnych na napięciu 6 kV, po dostawie zamówionego transformatora wejściowego.



Rys.12. Aktualny stan zabudowy wewnętrznej prototypu przekształtnika 6kV/1MVA



Rys.13. Konstrukcja prostownika dla przekształtnika 6kV/1MVA: 1-Moduł 3-fazowego mostka diodowego z radiatorem; 2-zasilacz stycznika (nie widać); 3-rezystory pomocnicze; 4-rezystory rozruchowe; 5-transformator pomocniczy; 6-wentylatory; 7-kondensatory wygładzające; 8-podstawa bezpiecznika; 9-bezpiecznik; 10-stycznik próżniowy; 11-szafa; 12-dławik



Rys.13. Konstrukcja prototypu gałęzi falownika dla przekształtnika 6kV/1MVA: 1-kondensatory DC; 2-Moduły tranzystorowe lub diodowe; 3- układy „driver’ów”; 4-kondensatory tłumiące; 5-zasilacze „driver’ów”; 6-dodatkowe bezpieczniki; 7- wentylator; 8-szafa

## 7 LITERATURA

1. Wu B.: *High-Power Converters and AC Drives*, IEEE Press, John Wiley&Sons Pub., New Jersey, 2006.

2. Strzelecki R., *Конструкция, схемотехника и применение преобразователей большой мощности и среднего напряжения с ШИМ*, Preprint IED Ukrainian Academy of Science., Kiev, 2006.
3. Hartman T.M., *Wielopoziomowe falowniki napięcia*, Komitet Elektrotechniki PAN, , Wyd. Akademii Morskiej w Gdyni, Gdynia, 2007.
4. Rodriguez J., Lai J.-S., Peng F.-Z., *Multilevel Inverters: A Survey of Topologies, Controls, and Applications*, IEEE Trans Ind. Electron., 49 (2002), n.4, 2002, 724-738
5. Hochgraf C., Lasseter R., *A Transformer-less Static Synchronous Compensator Employing a Multi-level Inverter*, IEEE Power Engineering Society Summer Meeting, 1996, 96 SM 452-3 PWRD.
6. Pou J., Pindado R., Boroyewich D., *Voltage-Balance Limits in Four-Level Diode-Clamped Converters With Passive Front Ends*, IEEE Trans. Ind. Electronics, 52 (2005), n.1, 190-196.
7. Gupta A. K., Khambadkone A. M., *A Space Vector PWM Scheme for Multi-level Inverters Based on Two-Level Space Vector PWM*, IEEE Trans. Industrial Electronics, 53 (2006), n.5, 1631-1639.
8. Dietmar Krug D., Malinowski M., Bernet S., *Design and Comparison of Medium Voltage Multi-Level Converters for Industry Applications*, 39th IAS Annual Meeting, 2 (2004), 781-790.
9. Fazel S. S., *Investigation and Comparison of Multi-Level Converters for Medium Voltage Applications*, Ph.D Dis., Technische Universität Berlin, 2007.
10. Lopatkin N.N., Usachev E.P., Zinoviev G.S., Weiss H., *Three-level Rectifier Fed Four-Level Inverter for Electric Drivers*, EPE-PEMC' 2006, 775-780.
11. Adam G. P., Finney S. J., Williams B. W., *Quasi Two-level Operation of a Five-level Inverter*. *Przeegląd Elektrotechniczny*, 10 (2007), 120-125.
12. Kazimierkowski M. P., Krishnan R., Blaabjerg F., *Control in Power Electronics. Selected Problems*. Academic Press, San Diego, 2002.
13. Zymmer K., *Zagrożenia zwarciove i przetężeniowe półprzewodnikowych przyrządów energoelektronicznych*, Prace Inst. Elektrotech., Warszawa, 2004.

## **6kV FOUR-LEVEL DIODE CLAMPED INVERTER. DESIGN AND CONTROL**

This paper focuses on a design problems associated with the high-power high-voltage PWM inverters. We discuss a laboratory model of a Diode Clamped 4-level Voltage Source Inverter, designed in order to verify solutions for “software” and “hardware” in the first Polish prototype model of inverter 6kV/1MVA. We also discuss the voltage PWM algorithm, which was implemented in the DSP. We present the experimental results of the model tested as well as the prototype realization process.