## **Grzegorz TADRA**

Uniwersytet Zielonogórski, Instytut Inżynierii Elektrycznej

# Układ sterowania do przekształtnika matrycowego prądu o modulacji wektorowej oraz czterostopniowej strategii komutacji

Streszczenie: Przedmiotem artykułu jest układ sterowania do przekształtnika matrycowego prądu o modulacji wektora przestrzennego oraz czterostopniowej prądowej strategii komutacji. W artykule przedstawiono projekt układu sterowania, opisano zastosowane rozwiązania hardwareowe oraz softwareowe. Prezentowany układ sterowania pozwala na uzyskanie wzmocnienia napięciowego, kontrolę wejściowego współczynnika mocy niezależnie od wyjściowego współczynnika mocy oraz zmianę częstotliwości w układzie przekształtnika matrycowego prądu. W celu weryfikacji prezentowanych rozwiązań przedstawiono wyniki badań symulacyjnych oraz eksperymentalnych.

Abstract: This paper deals with current source matrix converter control circuit, with implemented space vector modulation and four-step commutation strategy. Project of the current source matrix converter control circuit is presented. Implemented hardware and software solutions are described. Control circuit in contest make possible of input voltage boost, input power factor control and frequency change in current source matrix converter. To verify presented solutions simulation and experimental tests results are shown. ("Control circuit of the current source matrix converter with space vector modulation and four step commutation strategy")

Słowa kluczowe: przekształtniki AC/AC , przekształtnik matrycowy prądu, układy sterowania przekształtników matrycowych.

Keywords: AC/AC converters, current source matrix converter, control circuits for matrix converters.

#### Wstęp

Od lat prowadzone są badania mające na celu znalezienie alternatywy dla powszechnie stosowanych przemienników częstotliwości (PC) z pośrednim magazynem energii typu DC [1]. Często rozważaną alternatywą był przekształtnik matrycowy napięcia (MPN) będący bezpośrednim PC ze źródłami napięciowymi na wejściu oraz prądowymi na wyjściu. Podstawową wadą, wykluczającą to rozwiązanie w większości aplikacji, jest wartość współczynnika wzmocnienia napięciowego ( $u_s/u_L$ ) poniżej 1 (przy zachowaniu sinusoidalnych kształtów prądów oraz napięć) [1]-[7].

Wadę tę wyeliminowano w prezentowanych, i coraz częściej rozważanych jako alternatywę dla PC z pośrednim magazynem energii typu DC hybrydowych przekształtnikach matrycowych (HMC) [9], [10] oraz matrycowo- reaktancyjnych przemiennikach częstotliwości (MRPC) [11], [12]. Trzecim znanym jednak wciąż niedostatecznie przebadanym rozwiązaniem bezpośredniego przemiennika częstotliwości o napięciowej charakterystyce typu back- boost jest przemiennik matrycowy prądu (PMP) [8], [13].

Schemat PMP składającego się z 9 łączników dwukierunkowych pokazano na rysunku 1. W odróżnieniu do MPN na wejściu PMP znajdują się źródła prądowe zaś na wyjściu napięciowe.

Jak pokazano w pracy [8] matrycowy przekształtnik prądu o strategii sterowania bazującej na koncepcji niskoczęstotliwościowej macierzy przejścia pozwala na

uzyskanie wzmocnienia napięciowego dużo większego od 1. Sterowanie wejściowym współczynnikiem mocy przy tej strategii jest zależne od wyjściowego współczynnika mocy, co stanowi istotną wadę tego rozwiązania. PMP o bezpośredniej modulacji wektora przestrzennego (MWP) pozwalającego na uzyskanie wzmocnienia napięciowego większego od 1 oraz niezależne starowanie wejściowym współczynnikiem mocy opisano w pracy [13] w artykule tym nie uwzględniono jednak szczegółowego opisu układu sterowania do PMP o MWP.



Rys. 1. Schemat matrycowego przekształtnika prądu.

Głównym celem artykułu jest przedstawienie projektu oraz wyników badań symulacyjnych i eksperymentalnych układu sterowania do PMP o MWP. Prezentowany układ sterowania pozwala, za pomocą PMP, na zmianę częstotliwości harmonicznej podstawowej napięcia wejściowego, uzyskanie wzmocnienia napięciowego większego od 1 oraz kontrolę wejściowego współczynnika mocy niezależnie od wyjściowego współczynnika mocy.

Po powyższym wstępie w rozdziale 2 opisano zaimplementowaną modulację wektora przestrzennego dla PMP oraz czterostopniową strategię komutacji. Opis hardwaru i softwaru prezentowanego układu sterowania przedstawiono w rozdziale 3. W rozdziale 4 pokazano wybrane wynika badań symulacyjnych i eksperymentalnych, podsumowanie i wnioski końcowe zawarto w rozdziale 5.

## Strategia sterowania i komutacji

Relacje prądowe i napięciowe PMP prądu są opisane zależnościami 1 oraz 2.

$$\begin{bmatrix} i_{a} \\ i_{b} \\ i_{c} \end{bmatrix} = \begin{bmatrix} s_{aA} & s_{aB} & s_{aC} \\ s_{bA} & s_{bB} & s_{bC} \\ s_{cA} & s_{cB} & s_{cC} \end{bmatrix} \begin{bmatrix} i_{A} \\ i_{B} \\ i_{C} \end{bmatrix} = \mathbf{T} \begin{bmatrix} i_{A} \\ i_{B} \\ i_{C} \end{bmatrix}$$
(1)
$$\begin{bmatrix} u_{A} \\ u_{B} \\ u_{C} \end{bmatrix} = \begin{bmatrix} s_{aA} & s_{bA} & s_{cA} \\ s_{aB} & s_{bB} & s_{cB} \\ s_{aC} & s_{bC} & s_{cC} \end{bmatrix} \begin{bmatrix} u_{a} \\ u_{b} \\ u_{c} \end{bmatrix} = \mathbf{T}^{T} \begin{bmatrix} u_{a} \\ u_{b} \\ u_{c} \end{bmatrix}$$
(2)

gdzie:

$$s_{jK} = \begin{cases} 1, & S_{jK}, & wi \\ 0, & S_{jK}, & wyi \end{cases} \qquad j = \{a, b, c\}, \quad K = \{A, B, C\}$$
(3)

418

Z uwagi na prawa komutacyjne w PMP (zakaz rozwierania wejściowych źródeł prądowych oraz zwierania wyjściowych źródeł napięciowych) z 512 możliwych konfiguracji łączników (KŁ) dwukierunkowych matrycy dozwolonych jest jedynie 27 a używanych do realizacji wektorowej strategii sterowania 21 [13]. Graficzną interpretację tych 21 KŁ (18 tzw. aktywnych oraz 3 tzw. zerowe) pokazano na rysunku 2.

RACJE	
	$\begin{array}{c} A \\ \bullet \\$
ZERO B C C C C C C C C C C C C C C C C C C C	$ \begin{array}{c} \begin{array}{c} A & 18 \\ A & 0 \end{array} \\ A & 0 \\ A & 0 \end{array} \\ A & 0 \\ A & 0 \end{array} \\ A & 0 \\ A & 0 \end{array} \\ A & 0 \\ $

Rys. 2. Interpretacja geometryczna wykorzystywanych konfiguracji łączników w PMP przy bezpośredniej modulacji wektorowej.

Na rysunku 3 pokazano reprezentacje wektorowe wejściowych napięć fazowych oraz wyjściowych prądów PMP dla 21 KŁ (rys. 2). Reprezentacje te uzyskano stosując transformacje (4).

(4) 
$$\underline{x} = \frac{2}{3} (x_1 + x_2 e^{j(2\pi/3)} + x_3 e^{j(4\pi/3)})$$

Gdzie  $x_1$ ,  $x_2$ ,  $x_3$  – wartości chwilowe wielkości transformowanych



Rys. 3. Reprezentacje wektorowe dla, a) wejściowych napięć fazowych , b) wyjściowych prądów PMP.

Schemat funkcjonalny zaimplementowanej strategii sterowania oraz komutacji pokazano na rysunku 4.

W pierwszej kolejności zadawane jest położenie wektora napięć wejściowych  $\underline{u}_i$  ( $u_A$ ,  $u_B$ ,  $u_C$ ) w stosunku do wektora prądów wejściowych  $i_o$  ( $i_A$ ,  $i_B$ ,  $i_C$ ) wyznaczanego na podstawie pomiarów (rys. 5b) Następnie zadawane jest położenie wektora prądów wyjściowych (rys. 5a). Na podstawie położenia tych wektorów, zgodnie z rysunkiem 3, określane są numery sektorów  $S_0$ ,  $S_i$ , oraz kąty  $\alpha'_i$ ,  $\beta'_o$ . Należy zaznaczyć, iż kąty  $\alpha'_i$ ,  $\beta'_o$  są różne od kątów  $\alpha_i$ ,  $\beta_o$  (rys. 3) i wyznaczane w odniesieniu do linii przebiegającej przez środek każdego z sektorów, a co za tym idzie ograniczone zgodnie z (5).

(5) 
$$-\pi/6 < \alpha'_i < \pi/6$$
  $-\pi/6 < \beta'_o < \pi/6$ 

419



Rys. 4. Ogólny opis zaimplementowanej strategii sterowania i komutacji.

W kolejnym kroku obliczane są względne czasy włączenia KŁ PMP zgodnie z wzorami (6)-(9). Następnie dla każdej sekwencji przełączania na podstawie numerów aktualnych sektorów oraz wyników równań (6)-(9) zgodnie z tabelami 2 oraz 3 wybierane są cztery aktywne KŁ oraz jedna zerowa. Czasy trwania włączania wybranych KŁ (wektorów) w czasie trwania danej sekwencji przełączania ( $T_{sequ}$ ) obliczane są za pomocą równań (10), (11).

(6) 
$$\delta_1 = (-1)^{S_0 + S_i} \frac{2}{\sqrt{3}} q \frac{\cos(\alpha'_i - \pi/3)\cos(\beta'_0 - \pi/3)}{\cos\varphi_i}$$

(7) 
$$\delta_2 = (-1)^{S_0 + S_i + 1} \frac{2}{\sqrt{3}} q \frac{\cos(\alpha'_i - \pi/3)\cos(\beta'_o + \pi/3)}{\cos\varphi_i}$$

(8) 
$$\delta_3 = (-1)^{S_0 + S_i + 1} \frac{2}{\sqrt{3}} q \frac{\cos(\alpha'_i + \pi/3)\cos(\beta'_o - \pi/3)}{\cos\varphi_i}$$

(9) 
$$\delta_4 = (-1)^{S_0 + S_i} \frac{2}{\sqrt{3}} q \frac{\cos(\alpha'_i + \pi/3)\cos(\beta'_o + \pi/3)}{\cos\varphi_i}$$

(10) 
$$t_1 = |\delta_1| T_{seq}; t_2 = |\delta_2| T_{seq}; t_3 = |\delta_3| T_{seq}; t_4 = |\delta_4| T_{seq}$$

(11) 
$$t_0 = |\delta_0| T_{seq} = T_{seq} - (|\delta_1| + |\delta_2| + |\delta_3| + |\delta_4|) T_{seq}$$

Tabela 2. Zestawienie aktywnych konfiguracji łączników (wektorów) przypisanych do poszczególnych S<sub>o</sub> i S<sub>i</sub> oraz  $\delta_1$ - $\delta_4$ 

$(S_i = 1 \ 4) \ (S_o = 1 \ 4)$	19	16	21	18	7	4	9	6
$(S_i = 2 \ 5) \ (S_o = 1 \ 4)$	17	20	19	16	5	8	7	4
$(S_i = 3 \ 6) \ (S_o = 1 \ 4)$	21	18	17	20	9	6	5	8
$(S_i = 1 \ 4) \ (S_o = 2 \ 5)$	13	10	15	12	19	16	21	18
$(S_i = 2 \ 5) \ (S_o = 2 \ 5)$	11	14	13	10	17	20	19	16
$(S_i = 3 \ 6) \ (S_o = 2 \ 5)$	15	12	11	14	21	18	17	20
$(S_i = 1 \ 4) \ (S_o = 3 \ 6)$	7	4	9	6	13	10	15	12
$(S_i = 2 \ 5) \ (S_o = 3 \ 6)$	5	8	7	4	11	14	13	10
$(S_i = 3 \ 6) \ (S_o = 3 \ 6)$	9	6	5	8	15	12	11	14
	δ <sub>1</sub> >0	δ <sub>1</sub> <0	δ <sub>2</sub> >0	δ <sub>2</sub> <0	δ <sub>3</sub> >0	δ <sub>3</sub> <0	δ <sub>4</sub> >0	δ₄<0

Tabela 3. Zestawienie zerowych konfiguracji łączników (wektorów) przypisanych do poszczególnych  $S_o$  i  $S_i$  oraz  $\delta_1$ - $\delta_4$ 

	S <sub>o</sub> =1 4		S <sub>o</sub> =	25	S <sub>o</sub> =3 6		
$S_i = 1 - 4$	1	3	1	3	1	3	
$S_i = 2 - 5$	3	2	3	2	3	2	
$S_i = 3 - 6$	2	1	2	1	2	1	
	δ₄>0	δ₄<0	δ₄>0	δ <sub>4</sub> <0	δ₄>0	δ <sub>4</sub> <0	

Na rysunku 5a pokazano przykład formowania wektora  $\underline{i}_o$  reprezentującego wartości chwilowe prądów na wyjściu PMP. Wektor  $\underline{i}_o$  jest złożeniem dwóch wektorów  $\underline{i}'_o$  i  $\underline{i}''_o$ powstałych w wyniku włączenia wybranych wcześniej konfiguracji łączników (w pokazanym przykładzie wektorów: 7 (V<sub>7</sub>), 16 (V<sub>16</sub>), 21 (V<sub>21</sub>), 6 (V<sub>6</sub>), 1 (V<sub>1</sub>)). Wektor  $\underline{u}_i$ reprezentujący wartości chwilowe napięć fazowych na wejściu PMP jest formowany w analogiczny sposób (rys. 5b). Ponadto na rysunku 5b zilustrowano sposób sterowania kątem  $\varphi_i$  (wejściowym współczynnikiem mocy), poprzez zmianą kąta  $\alpha_i$ .



Rys. 5. Interpretacja geometryczna modulacji wektorowej, dla przykładowego położenia a) wektora prądów wyjściowych, b) wektora wejściowych napięć fazowych PMP.

Z uwagi na skończony czas włączania, wyłączania tranzystorów łączników dwukierunkowych skutkiem jednoczesnego wyłączenia np. łącznika  $S_{aA}$  oraz załączenia łącznika  $S_{bA}$  byłoby zwarcie wyjściowych źródeł napięciowych bądź w przypadku zastosowania komutacji z czasem martwym" przerwanie prądu wejściowego co mogłoby doprowadzić do uszkodzenia elementów półprzewodnikowych matrycy. Aby uniknąć tego typu uszkodzeń w prezentowanym układzie sterowania zaimplementowano czterostopniową komutacje prądową opisaną dla dwóch przykładowych łączników matrycy na rysunku 6. Na rysunku 7b, w odniesieniu do rysunku 7a, pokazano przykładowy diagram komutacji łączników  $S_{aA}$  oraz  $S_{bA}$ .



Rys. 6 Komutacja w PM, a) układ dwóch łączników dwukierunkowych, b) Diagram komutacji łączników S<sub>aA</sub> oraz S<sub>bA</sub> ze stanu "10" do stanu "01".  $t_d$ - czas trwania poszczególnych kroków komutacji

421

## Układ sterowania

Struktura PMP, złożoność jego strategii serowania i komutacji stawiają wysokie wymagania układom sterowania. Układ sterowania PMP musi posiadać minimum 18 wyjść cyfrowych, trzy przetworniki A/C oraz pozwalać na dokonanie wszystkich obliczeń w czasie nie dłuższym niż 5µs. Schemat blokowy prezentowanego układu sterowania pokazano na rysunku 7. Parametry poszczególnych komponentów zestawiono w tabeli 4.



Rys.7. Schemat blokowy układu sterowania PMP.

Komponent	Parametry				
Procesor DSP	400 MHz; 1600 MFLOPS; 2 Mbajty SRAM;				
ADSP-21368	6 Mbajtów ROM				
Układ FPGA (XS3S200)	10 MHz; 200k programowalnych bramek: 216kbajtów RAM				
A/C – C/A	18 bitów; 570 kSps, zakres napięcia				
ALS-3G-ACA1812-1	wejściowego: +/- 2,48V				

Tabela 4 Podstawowe parametry układu sterowania

Wartości prądów wejściowych reprezentowane za pomocą sygnałów napięciowych ( $\pm 2,5$  VAC) uzyskanych przez zastosowanie przekładników prądowych podawane są na przetworniki analogowo- cyfrowe. Modulacja wektorowa opisana w poprzednim rozdziale została zaimplementowana w dwóch procesorach DSP. Program sterujący napisano w języku C w środowisku VisualDSP 4.5 firmy Analog Devices. Konfiguracje łączników wybierane w każdym okresie przełączania (tab. 2, tab. 3) załączanie są zgodnie z przyjętą sekwencją przełączania opisaną za pomocą równania (12). W równaniu tym dla przykładu symbol  $\delta_3$  oznacza że stan łączników odpowiadający wektorowi przypisanemu w tabeli. 2, do symbolu  $\delta_3$  i wybrany zgodnie z wcześniej przedstawionymi zasadami powinien być włączony jako pierwszy na czas  $t_3$ .(10). Sekwencja ta realizowana jest poprzez odpowiednie porównanie wartości funkcji modulujących (13) z przebiegiem piłokształtnym (rys 8). W efekcie uzyskujemy lokalne wartości współczynników wybełnia  $d_0$ - $d_4$  sygnałów sterujących tranzystory wybranych konfiguracji łączników w każdej sekwencji przełączania  $T_{seg}$ . (rys. 8).

(12) 
$$\delta_3 \to \delta_1 \to \delta_2 \to \delta_4 \to \delta_0$$

(13) 
$$\begin{array}{ccc} x_{d_1} = \left| \delta_3 \right|; & x_{d_2} = \left| \delta_3 \right| + \left| \delta_1 \right|; & x_{d_2} = \left| \delta_3 \right| + \left| \delta_1 \right| + \left| \delta_2 \right|; \\ & x_{d_4} = \left| \delta_3 \right| + \left| \delta_1 \right| + \left| \delta_2 \right| + \left| \delta_4 \right|; \end{array}$$

Sygnały sterowania dziewięcioma łącznikami dwukierunkowymi generowane przez procesory DSP są sygnałami wejściowymi układu FPGA w którym zaimplementowano czterostopniową, prądową strategię komutacji. Program realizujący komutację napisano w języku VHDL w darmowym środowisku WebPAC firmy Xilinx.

## Wyniki badań symulacyjnych i eksperymentalnych

Badania symulacyjne zostały przeprowadzone w programie Matlab simulink. Badania eksperymentalne przeprowadzono w układzie PMP o mocy około 1kVA zbudowanym w Instytucie Inżynierii Elektrycznej Uniwersytetu Zielonogórskiego, [13], [14]. W tabeli 5 zestawiono parametry modelu symulacyjnego oraz laboratoryjnego.

Parametr	Symbol	Wartość			
Napięcie,	lls/f	symulacja	eksperyment		
zasilania	0371	230 V/50 Hz	30 V / 50 Hz		
Czas trwania sekwencji	T <sub>sequ</sub> / t <sub>d</sub>	0,2 ms / 2 μs			
Indukcyjności	Ls	10 mH			
Pojemność	C <sub>F</sub>	50 µF	1,5 µF		
Rezystancja obc.	RL	25 Ω	60 Ω		

Tabela 4. Podstawowe parametry modelu laboratoryjnego oraz symulacyjnego.

Nr rysunkach 8 i 9 pokazano symulacyjne przebiegi czasowe wejściowych oraz wyjściowych prądów i napięć. Dodatkowo na rysunku 8 przy obniżonym  $T_{sequ}$ =1 ms pokazano sygnały sterujące 9 łączników dwukierunkowych, oraz sposób ich formowania. Na rysunku 10 pokazano eksperymentalne przebiegi czasowe. Na rysunkach 9b oraz 10b zaprezentowano przebiegi z poprawionym wejściowym współczynnikiem mocy.



Rys. 8 Symulacyjne przebiegi czasowe funkcji modulujących (*x*<sub>α1</sub>-*x*<sub>d4</sub>), sygnałów sterujących (S<sub>aA</sub>-S<sub>cC</sub>), fazowego napicia wejściowego (*u*<sub>A</sub>), prądów wejściowych (*i*<sub>A</sub>, *i*<sub>B</sub>, *i*<sub>C</sub>), prądu wyjściowego PMP (*i*<sub>a</sub>), prądu oraz napięcia obciążenia (*i*<sub>LA</sub>, *u*<sub>LA</sub>).



Rys. 9. Symulacyjne przebiegi czasowe fazowych prądów oraz napięć źródła ( $u_s$ ,  $i_a$ ), fazowego napięcia wejściowego PMP ( $u_a$ ) fazowego prądu wyjściowego PMP ( $i_a$ ), oraz fazowych napięć obciążenia ( $u_a$ ,  $u_b$ ,  $u_c$ ) dla  $f_L$ =25 Hz, q=0.4 a)bez, b)z korekcją wejściowego współczynnika mocy.



Rys. 10. Eksperymentalne przebiegi czasowe prądu oraz napięcia fazowego źródła ( $u_s$ ,  $i_A$ ), fazowego prądu wyjściowego PMP ( $i_a$ ), oraz fazowego napięćia obciążenia  $u_a$ , dla  $f_L$ =75 Hz, q=0.6, a)bez, b)z korekcją wejściowego współczynnika mocy.

## Podsumowanie

Prezentowany układ sterowania pozwala na uzyskanie wzmocnienia napięciowego większego od 1 oraz niezależną kontrolę wejściowego współczynnika mocy w matrycowym przekształtniku prądu.

#### Literatura

- Venturini M., Alesina A., The generalized transformer: a new bi-directional sinusoidal waveform frequency converter with continuously adjustable input power factor, *IEEE*, PESC'80, 242-252
- [2] Ziogas P. D., Khan S. I. and Rashid M. H., Analysis and design of forced commutated cycloconverer structures with improved transfer characteristics, *IEEE Trans. Ind. Electron., vol. IE*-33, (1986) ,271-280
- [3] Huber L., Borojevic D., Space vector modulator for forced commutated cycloconverters, in Conf. Rec. IEEE-IAS, vol. 1, (1989), 871-876
- [4] Casadei G., Grandi G., Serra G., Tani A., Space vector control of matrix converters with unity input power factor and sinusoidal input/output waveforms, in Proc. EPE Conf., vol. 7, Brighton, U.K, (Sept, 13-16, 1993), 170-175
- [5] Wheeler P. W., Rodriguez J., J. C. Clare, L. Empringham, Weinstein A.: Matrix Converters: A Technology Reviev, IEEE Transactions on Industrial Electronic, vol. 49, no. 2, (April 2002), 276-288
- [6] Tadra G., Fedyczak Z., Koncepcja układu sterowania dla przekształtnika matrycowego z bezpośrednim sterowaniem wektorowym Wiadomości Elektrotechniczne 10.2008, (2008) 18-21
- [7] Tadra G., Fedyczak Z., Szcześniak P., Implementacja przekształtnika matrycowego o modulacji wektorowej oraz czterostopniowej prądowej strategii komutacji SENE 2009 (2009), CD-ROM

- [8] Kwon W. H., Cho G. H.: Analyses of static and dynamic characteristics of practical step-up nine-switch conventor IEE Proc.-B, Vol. 140, No. 2, March 1993.
- [9] Klumpner C., Pitic C.: Hybrid matrix converter topologies: an exploration of benefits, IEEE PESC'08, pp. 2–8, Rhodes 2008.
- [10] Wijekoon T., Klumpner C., Zanchetta P., Wheeler P. W.: Implementation of a hybrid AC/AC direct power converter with unity voltage transfer, IEEE Trans. on Power Electronics, Vol. 23, No. 4, July 2008.
- [11] Fedyczak Z., Szcześniak P., Korotyeyev I.: Generation of matrix-reactance frequency converters based on unipolar PWM AC matrix-reactance choppers, IEEE PESC'08, pp. 1821 – 1827, Rhodes 2008.
- [12] Fedyczak Z., Szczesniak P., Kaniewski J., Tadra G.: Implementation of three-phase frequency converters based on PWM AC matrix-reactance chopper with buck-boost topology. Proc. of EPE 2009, Barcelona 2009, CD-ROM,
- [13] Fedyczak Z., Tadra G., Klytta M.: Implementation of the current source matrix converter with space vector modulation. EPE-PEMC 2010 (praca zgłoszona na konferencję)
- [14] Fedyczak Z., Szcześniak P., Szymanek M., Tadra G. (2009): Matrycowo- reaktancyjny przemiennik częstotliwości MRPC-I. Dokumentacja techniczna opracowana w Instytucie Inżynierii Elektrycznej w ramach projektu badawczego MNiSW nr. N51003632/3380